

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-141752

(P2002-141752A)

(43)公開日 平成14年5月17日(2002.5.17)

(51)Int.Cl. ⁷	識別記号	F I	マーク〇(参考)
H 03 F 1/02		H 03 F 1/02	5 J 0 6 7
3/24		3/24	5 J 0 6 9
3/60		3/60	5 J 0 9 1
3/68		3/68	B 5 J 0 9 2

審査請求 未請求 請求項の数14 O L (全 10 頁)

(21)出願番号 特願2000-331260(P2000-331260)

(22)出願日 平成12年10月30日(2000.10.30)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 小松 直樹

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 石田 薫

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100092794

弁理士 松田 正道

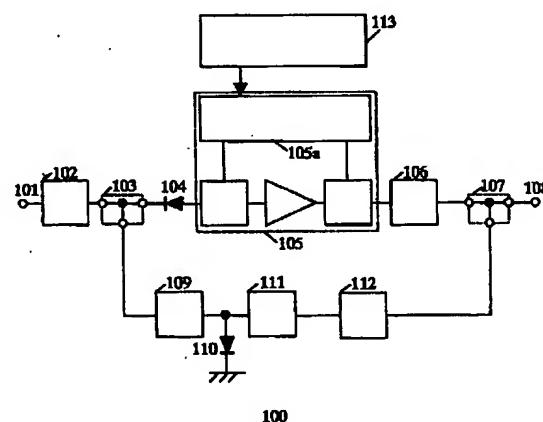
最終頁に続く

(54)【発明の名称】 電力増幅器

(57)【要約】

【課題】 広いダイナミックレンジにおいて高効率動作する電力増幅器では、経路切替えスイッチの複雑な制御が必要であった。

【解決手段】 増幅手段105に印加する直流バイアスによりオン、オフする第1のダイオード104および第2のダイオード110と、インピーダンス変換回路106, 109, 112とを少なくとも備え、これらをスイッチとして用い、信号経路を切替えるようにした。



- 100:電力増幅器
101:入力端子
102:直流通路回路
103:2分岐回路
104:ダイオード
105:増幅手段
105a:直流通路供給回路
106:インピーダンス変換回路
107:合成回路
108:出力端子
109:第2のインピーダンス変換回路
110:第2のダイオード
111:第2の直流通路回路
112:第3のインピーダンス変換回路
113:負荷回路

【特許請求の範囲】

【請求項 1】 入力端子と、

1つの入力と少なくとも2つの出力をもつ分岐回路と、
前記分岐回路の出力と等しい数の入力と1つの出力をともつ合成回路と、

前記合成回路の出力に接続された出力端子と、
入力側および出力側に直流バイアスの印加を受ける増幅回路、前記増幅回路の入力にアノードが接続された第1のダイオード、および前記増幅回路の出力に接続された第1のインピーダンス変換手段とを有する、前記分岐回路の出力に入力側が接続されるとともに前記合成回路の入力に出力側が接続された、少なくとも1つの増幅手段と、

前記増幅手段の制御を行う制御回路と、

前記分岐回路の所定の出力に接続された第2のインピーダンス変換手段と、

前記第2のインピーダンス変換手段の出力にアノードが接続され、カソードが接地された第2のダイオードと、前記合成回路の所定の1つの入力に接続された第3のインピーダンス変換回路とを少なくとも備え、

前記制御回路の制御に基づき、前記増幅手段の入力側に印加される直流バイアスにより、前記増幅手段の前記第1のダイオードおよび前記第2のダイオードがオンとなつた時、前記第2のインピーダンス変換手段により、前記分岐回路の前記増幅手段の接続されていない側の出力から、前記第2のダイオードをみたインピーダンスが高インピーダンスとなり、前記第3のインピーダンス変換手段により、前記合成回路の前記増幅手段の接続されていない側の入力から、前記第2のダイオードをみたインピーダンスが高インピーダンスとなることにより、前記入力端子から入力された信号を、前記増幅手段が増幅して前記出力端子より出力する第1のモードと、

前記制御回路の、前記増幅手段を動作させないような制御に基づく、前記増幅手段の入力側に印加される直流バイアスにより、前記増幅手段の前記第1のダイオードおよび前記第2のダイオードがオフとなつた時、前記増幅手段の前記第1のインピーダンス変換手段により、前記合成回路の前記増幅手段の接続されている側の入力から、前記増幅手段をみたインピーダンスが高インピーダンスとなり、前記入力端子から入力された信号を、前記増幅手段をバイパスして前記出力端子に出力する第2のモードを有し、

前記出力端子側にて必要とされる信号のレベルに応じて、前記第1のモードと前記第2のモードとを切替えて動作することを特徴とする電力増幅器。

【請求項 2】 前記分岐回路と互いに並列に接続された複数の前記増幅手段を備え、
前記制御回路の制御に基づき、動作対象となる所定の前記増幅手段の入力側に印加される直流バイアスにより、

動作させる前記増幅手段の前記第1のダイオードおよび前記第2のダイオードがオンとなつた時、前記第2のインピーダンス変換手段により、前記分岐回路の前記増幅手段の接続されていない側の出力から、前記第2のダイオードをみたインピーダンスが高インピーダンスとなり、前記第3のインピーダンス変換手段により、前記合成回路の前記増幅手段の接続されていない側の入力から、前記第2のダイオードをみたインピーダンスが高インピーダンスとなることにより、前記入力端子から入力された信号を、前記所定の前記増幅手段が増幅して前記出力端子より出力する第1のモードと、

前記制御回路の、全ての前記増幅手段をすべて動作させないような制御に基づく、各前記増幅手段の入力側に印加される直流バイアスにより、全ての前記増幅手段の前記第1のダイオードおよび前記第2のダイオードがオフとなつた時、全ての前記増幅手段の前記第1のインピーダンス変換手段により、前記合成回路の前記増幅手段の接続されている側の入力から、前記増幅手段をみたインピーダンスが高インピーダンスとなり、前記入力端子から入力された信号を、全ての前記増幅手段をバイパスして前記出力端子に出力する第2のモードを有し、

前記出力端子側にて必要とされる信号のレベルに応じて、前記第1のモードと前記第2のモードとを切替えて動作することを特徴とする請求項1に記載の電力増幅器。

【請求項 3】 前記第3のインピーダンス変換回路の出力と前記合成回路の1つの入力との間に接続された負荷切替回路をさらに備え、

前記複数の増幅手段のうち、少なくとも2つ以上が同じ特性を有し、

前記制御回路は、前記同じ特性を有する前記増幅手段を並列動作させるようにも制御を行い、

前記負荷切替回路は、前記同じ特性を有する前記増幅手段の並列動作時に、前記同じ特性を有する前記増幅手段の入力側へのバイアス電圧に基づき動作することを特徴とする請求項2に記載の電力増幅器。

【請求項 4】 前記負荷切替回路は、前記バイアス電圧に基づく電圧制御スイッチとして、FETを有することを特徴とする請求項3に記載の電力増幅器。

【請求項 5】 前記負荷切替回路は、前記バイアス電圧に基づく電圧制御スイッチとして、ダイオードを有することを特徴とする請求項3に記載の電力増幅器。

【請求項 6】 前記増幅回路は、入力側および出力側のそれぞれに設けられた整合回路を有することを特徴とする請求項1または2に記載の電力増幅器。

【請求項 7】 前記第1から第3のインピーダンス変換手段の全部または一部が、1/4波長伝送線路であることを特徴とする請求項1または2に記載の電力増幅器。

【請求項 8】 前記第1から第3のインピーダンス変換手段の全部または一部が、ローパスフィルタで構成され

ていることを特徴とする請求項1または2に記載の電力増幅器。

【請求項9】 前記第3のインピーダンス変換手段を、直流遮断特性を有する1つのハイパスフィルタで構成したことを特徴とする請求項1または2に記載の電力増幅器。

【請求項10】 前記第1のダイオードを、前置歪み補償回路として動作させることを特徴とした請求項1または2に記載の電力増幅器。

【請求項11】 前記制御回路は、前記出力端子側に必要とされる信号のレベルに応じて、前記増幅手段に印加される直流バイアス電圧を制御することを特徴とした請求項1または2に記載の電力増幅器。

【請求項12】 多段増幅器の最終段または複数段に用いられることを特徴とする請求項1または2に記載の電力増幅器。

【請求項13】 前記増幅回路の入力または出力の電力レベルを検知する検知回路をさらに備え、前記制御回路は、前記検知回路の検知した電力レベルに応じて、前記増幅手段の動作を切替ることを特徴とする請求項1または2に記載の電力増幅器。

【請求項14】 その回路の全部または一部が同一の半導体基板上に構成されていることを特徴とする請求項1または2に記載の電力増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は主として移動体通信などで用いる電力増幅器に関する。

【0002】

【従来の技術】 近年、デジタル移動体通信は急激に普及しており、現在のデジタル携帯電話よりもさらに大きな通信容量を確保できるCDMA(Co de Division Multiple Access)方式を採用した携帯電話の端末の小型化、低消費電力化の開発が進んできている。CDMAについては「CDMA方式と次世代移動体通信システム」(トリケップス叢書;1章)に記載されているので詳細な説明は省略する。

【0003】 CDMA方式携帯電話システムでは基地局との距離に応じて送信出力を下げて使用するため、従来のTDMA方式デジタル携帯電話に比べて、70dBを越える広いダイナミックレンジが要求される。

【0004】 以下、図を用いて従来の電力増幅器を説明する。図6は従来の電力増幅器の出力電力と効率の関係を表すグラフを示す。CDMA方式では基地局との距離に応じて70dBのダイナミックレンジで出力電力制御を行う。電力増幅器は最大出力に対して効率が最大となるように設定されているのが一般的で、出力が大きく低下した場合には、図6に示すように、ほとんど初期電流が流れている状態となる。

【0005】 このような状況では、無駄な消費電流によ

り携帯電話の通話時間が制限される問題があった。そこで、特願平11-289579号広報に記載の技術のように、出力電力に応じて電力増幅器をバイパスし、無駄な消費電流を削減することが考えられる。図7に、特願平11-289579の代表的な回路を示している。

【0006】 図において、700は制御回路、701は入力端子、702、704は高周波スイッチ回路、703、705は増幅器、706はインピーダンス変換回路、707は出力端子、7010は増幅回路である。

【0007】 このような増幅器においては、制御回路700が、出力電力に応じて高周波スイッチ702、704と増幅器703、705のバイアススイッチを制御回路で制御することで無駄な消費電流を削減している。

【0008】

【発明が解決しようとする課題】 しかしながら、このような構成では、増幅器自体の制御に加えて、高周波スイッチのための制御が必要になり、制御すべき回路が非常に多く、回路規模が大きくなり実用的ではないという問題があった。

【0009】 本発明は、上記の課題を解決するためなされたものであり、増幅手段のバイアス電圧の制御で、信号経路の切替も行い、広いダイナミックレンジにおいても高効率な電力増幅器を実現することを目的とする。

【0010】

【課題を解決するための手段】 上記の目的を達成するために、第1の本発明(請求項1に対応)は、入力端子と、1つの入力と少なくとも2つの出力をもつ分岐回路と、前記分岐回路の出力と等しい数の入力と1つの出力とをもつ合成回路と、前記合成回路の出力に接続された出力端子と、入力側および出力側に直列バイアスの印加を受ける増幅回路、前記増幅回路の入力にアノードが接続された第1のダイオード、および前記増幅回路の出力に接続された第1のインピーダンス変換手段とを有する、前記分岐回路の出力に入力側が接続されるとともに前記合成回路の入力に出力側が接続された、少なくとも1つの増幅手段と、前記増幅手段の制御を行う制御回路と、前記分岐回路の所定の1つの出力に接続された第2のインピーダンス変換手段と、前記第2のインピーダンス変換手段の出力にアノードが接続され、カソードが接地された第2のダイオードと、前記合成回路の所定の1つの入力に接続された第3のインピーダンス変換回路とを少なくとも備え、前記制御回路の制御に基づき、前記増幅手段の入力側に印加される直列バイアスにより、前記増幅手段の前記第1のダイオードおよび前記第2のダイオードがオンとなった時、前記第2のインピーダンス変換手段により、前記分岐回路の前記増幅手段の接続されていない側の出力から、前記第2のダイオードをみたインピーダンスが高インピーダンスとなり、前記第3のインピーダンス変換手段により、前記合成回路の前記増幅手段の接続されていない側の入力から、前記第2のダ

イオードをみたインピーダンスが高インピーダンスとなることにより、前記入力端子から入力された信号を、前記増幅手段が増幅して前記出力端子より出力する第1のモードと、前記制御回路の、前記増幅手段を動作させないような制御に基づく、前記増幅手段の入力側に印加される直流バイアスにより、前記増幅手段の前記第1のダイオードおよび前記第2のダイオードがオフとなった時、前記増幅手段の前記第1のインピーダンス変換手段により、前記合成回路の前記増幅手段の接続されている側の入力から、前記増幅手段をみたインピーダンスが高インピーダンスとなり、前記入力端子から入力された信号を、前記増幅手段をバイパスして前記出力端子に出力する第2のモードを有し、前記出力端子側にて必要とされる信号のレベルに応じて、前記第1のモードと前記第2のモードとを切替えて動作することを特徴とする電力増幅器である。

【0011】また、第2の本発明（請求項2に対応）は、前記分岐回路と互いに並列に接続された複数の前記増幅手段を備え、前記制御回路の制御に基づき、動作対象となる所定の前記増幅手段の入力側に印加される直流バイアスにより、動作させる前記増幅手段の前記第1のダイオードおよび前記第2のダイオードがオンとなった時、前記第2のインピーダンス変換手段により、前記分岐回路の前記増幅手段の接続されていない側の出力から、前記第2のダイオードをみたインピーダンスが高インピーダンスとなり、前記第3のインピーダンス変換手段により、前記合成回路の前記増幅手段の接続されていない側の入力から、前記第2のダイオードをみたインピーダンスが高インピーダンスとなることにより、前記入力端子から入力された信号を、前記所定の前記増幅手段が増幅して前記出力端子より出力する第1のモードと、前記制御回路の、全ての前記増幅手段をすべて動作させないような制御に基づく、各前記増幅手段の入力側に印加される直流バイアスにより、全ての前記増幅手段の前記第1のダイオードおよび前記第2のダイオードがオフとなった時、全ての前記増幅手段の前記第1のインピーダンス変換手段により、前記合成回路の前記増幅手段の接続されている側の入力から、前記増幅手段をみたインピーダンスが高インピーダンスとなり、前記入力端子から入力された信号を、全ての前記増幅手段をバイパスして前記出力端子に出力する第2のモードを有し、前記出力端子側にて必要とされる信号のレベルに応じて、前記第1のモードと前記第2のモードとを切替えて動作することを特徴とする上記本発明である。

【0012】また、第3の本発明（請求項3に対応）は、前記第3のインピーダンス変換回路の出力と前記合成回路の1つの入力との間に接続された負荷切替回路をさらに備え、前記複数の増幅手段のうち、少なくとも2つ以上が同じ特性を有し、前記制御回路は、前記同じ特性を有する前記増幅手段を並列動作させるようにも制御

を行い、前記負荷切替回路は、前記同じ特性を有する前記増幅手段の並列動作時に、前記同じ特性を有する前記増幅手段の入力側へのバイアス電圧に基づき動作することを特徴とする上記本発明である。

【0013】また、第4の本発明（請求項4に対応）は、前記負荷切替回路は、前記バイアス電圧に基づく電圧制御スイッチとして、FETを有することを特徴とする上記本発明である。

【0014】また、第5の本発明（請求項5に対応）は、前記負荷切替回路は、前記バイアス電圧に基づく電圧制御スイッチとして、ダイオードを有することを特徴とする上記本発明である。

【0015】また、第6の本発明（請求項6に対応）は、前記増幅回路は、入力側および出力側のそれぞれに設けられた整合回路を有することを特徴とする上記本発明である。

【0016】また、第7の本発明（請求項7に対応）は、前記第1から第3のインピーダンス変換手段の全部または一部、1/4波長伝送線路であることを特徴とする上記本発明である。

【0017】また、第8の本発明（請求項8に対応）は、前記第1から第3のインピーダンス変換手段の全部または一部、ローパスフィルタで構成されていることを特徴とする上記本発明である。

【0018】また、第9の本発明（請求項9に対応）は、前記第3のインピーダンス変換手段を、直流遮断特性を有する1つのハイパスフィルタで構成したことを特徴とする上記本発明である。

【0019】また、第10の本発明（請求項10に対応）は、前記第1のダイオードを、前置歪み補償回路として動作させることを特徴とした上記本発明である。

【0020】また、第11の本発明（請求項11に対応）は、前記制御回路は、前記出力端子側にて必要とされる信号のレベルに応じて、前記増幅手段に印加される直流バイアス電圧を制御することを特徴とした上記本発明である。

【0021】また、第12の本発明（請求項12に対応）は、多段増幅器の最終段または複数段に用いられることを特徴とする上記本発明である。

【0022】また、第13の本発明（請求項13に対応）は、前記増幅回路の入力または出力の電力レベルを検知する検知回路をさらに備え、前記制御回路は、前記検知回路の検知した電力レベルに応じて、前記増幅手段の動作を切替えることを特徴とする上記本発明である。

【0023】また、第14の本発明（請求項14に対応）は、その回路の全部または一部が同一の半導体基板上に構成されていることを特徴とする上記本発明である。

【0024】
【発明の実施の形態】以下、図面を参照しながら本発明

の電力増幅器の動作を説明する。

【0025】(実施の形態1) 本発明の実施の形態1を、図1を用いて説明する。図1は本発明の実施の形態1による電力増幅器100のブロック図である。図において、101は入力端子、102は第1の直流遮断回路、103は1つの入力と2つの出力をもつ分岐回路、104は第1のダイオード、105は増幅手段、105aは直流バイアス供給回路、106は第1のインピーダンス変換回路、107は2つの入力と1つの出力を持つ合成回路、108は出力端子、109は第2のインピーダンス変換回路、110は第2のダイオード、111は第2の直流遮断回路、112は第3のインピーダンス変換回路、113は制御回路である。

【0026】以上のような構成を有する実施の形態1の電力増幅器は、増幅動作をする第1のモードでは、制御回路113により、増幅手段105に、直流バイアス供給回路105aを介して、所望の初期電流が得られるような直流バイアスが供給され、増幅手段105の入力に供給される直流バイアスにより、第1、第2のダイオード104、110がオンとなる。

【0027】このとき、分岐回路103の第2のダイオード110が接続された出力から第2のダイオード110側をみたインピーダンスは、その間に第2のインピーダンス変換回路109を介しているため、高インピーダンスに変換される。

【0028】同様に、合成回路107の第2のダイオード110が接続された入力から第2のダイオード110側をみたインピーダンスは、その間に第3のインピーダンス変換回路112を介しているため、高インピーダンスに変換される。

【0029】これにより、入力端子101から入力された信号は、増幅手段105に入力され、増幅手段105で増幅され、その出力信号が出力端子108より出力される。

【0030】次に、増幅動作を行わない第2のモードでは、制御回路113により、増幅手段105に、直流バイアス供給回路105aを介して、増幅動作を行わないような電圧を供給し、増幅手段105の入力側に供給される直流バイアスにより、第1、第2のダイオード104、110がオフとなる。

【0031】このとき、合成回路107の増幅手段105が接続された入力から増幅手段105側をみたインピーダンスは、その間に第1のインピーダンス変換回路106を介しているため、高インピーダンスに変換される。

【0032】これにより、入力端子101から入力された信号は、増幅手段105をバイパスし、出力端子108より出力される。

【0033】制御回路113は、出力電力に応じて2つのモードを切替えるよう制御を行う。

【0034】このように、本実施の形態によれば、出力電力に応じて、増幅手段105のバイアス電圧により、信号経路の切替を行うことで、新たな制御信号が不要で、回路の小型化、広い出力範囲での効率改善が可能となる。

【0035】(実施の形態2) 図2に本発明の実施の形態2である電力増幅器200のブロック図を示す。図において、201は入力端子、202は第1の直流遮断回路、203は1つの入力と3つの出力をもつ分岐回路、204は第1のダイオード、205は第1の増幅手段、205aは第1の直流バイアス供給回路、206は第1のインピーダンス変換回路、207は3つの入力と1つの出力を持つ合成回路、208は第2のダイオード、209は第2の増幅手段、209aは第2の直流バイアス供給回路、210は第2のインピーダンス変換回路、211は出力端子、212は第3のインピーダンス変換回路、213は第3のダイオード、214は第2の直流遮断回路、215は第4のインピーダンス変換回路、216は制御回路である。なお、第1の増幅手段205は、第2の増幅手段209よりも、高出力で動作可能なものである。

【0036】以上のような構成を有する実施の形態2の電力増幅器は、第1の増幅手段205を動作させる第1のモードでは、制御回路216により、増幅手段205に、直流バイアス供給回路205aを介して、所望の初期電流が得られるような電圧が供給され、増幅手段205の入力に供給される直流バイアスにより、第1、第3のダイオード204、213がオンとなる。

【0037】このとき、分岐回路203の第3のダイオード213が接続された出力から第3のダイオード213側をみたインピーダンスは、その間に第3のインピーダンス変換回路212を介しているため、高インピーダンスに変換される。

【0038】合成回路207の第3のダイオード213が接続された入力から第3のダイオード213側をみたインピーダンスは、その間に第4のインピーダンス変換回路215を介しているため、高インピーダンスに変換される。

【0039】一方、増幅手段209には、直流バイアス供給回路209aを介して、増幅動作を行わないような直流バイアスが供給され、増幅手段209の入力側に供給された直流バイアスにより、第2のダイオード208がオフとなる。

【0040】このとき、合成回路207の増幅手段209が接続された入力から増幅手段209側をみたインピーダンスは、その間に第4のインピーダンス変換回路215を介しているため、高インピーダンスに変換される。

【0041】これらにより、入力端子201から入力された信号は、増幅手段205に入力され、増幅手段20

5で増幅され、出力端子211より出力される。

【0042】次に、第2の増幅手段209を動作させる第2のモードでは、制御回路216により、増幅手段209に、直流バイアス供給回路209aを介して、所望の初期電流が得られるような直流バイアスが供給され、増幅手段209の入力側に供給される直流バイアスにより、第2、第3のダイオード208、213がオンとなる。

【0043】このとき、分岐回路203の第3のダイオード213が接続された出力から第3のダイオード213側をみたインピーダンスは、その間に第4のインピーダンス変換回路215を介しているため、高インピーダンスに変換される。

【0044】同様に、合成回路207の第3のダイオード213が接続された入力から第3のダイオード213側をみたインピーダンスは、その間に第4のインピーダンス変換回路215を介しているため、高インピーダンスに変換される。

【0045】一方、増幅手段205には、直流バイアス供給回路205aを介して、増幅動作を行わないような電圧を供給し、増幅手段205の入力側に供給された直流バイアスにより、第1のダイオード204がオフとなる。

【0046】合成回路207の増幅手段205が接続された入力から増幅手段205側をみたインピーダンスは、その間に第4のインピーダンス変換回路215を介しているため、高インピーダンスに変換される。

【0047】これらにより、入力端子201から入力された信号は、増幅手段209に入力され、増幅手段209で増幅され、出力端子211より出力される。

【0048】最後に、増幅動作を行わない第3のモードでは、制御回路216により、増幅手段205、209に、直流バイアス供給回路205a、209aを介して、増幅動作を行わないような電圧を供給し、増幅手段205、209の入力側に供給される電圧により、第1、第2、第3のダイオード204、208、213がオフとなる。

【0049】合成回路207の増幅手段205、209の接続されたそれぞれの入力から、それぞれの増幅手段205、209側をみたインピーダンスは、それぞれ第1、第2のインピーダンス変換回路206、210を介しているため、高インピーダンスに変換される。

【0050】これにより、入力端子201から入力された信号は、増幅手段205、209をバイパスし、出力端子212より出力される。

【0051】制御回路216は、出力電力に応じて3つのモードを切替えるよう制御を行う。

【0052】このように、本実施の形態によれば、異なる特性を有する複数の増幅手段を適宜切り替えて用いることで、より細かなステップでの高効率動作が可能となる。

る。さらに並列増幅手段数を増やし、それらの特性を異なるものとすることでも同様の効果が得られることは明らかである。

【0053】(実施の形態3) 図3に本発明の実施の形態3である電力増幅器300のブロック図を示す。図において、301は入力端子、302は第1の直流遮断回路、303は1つの入力と3つの出力をもつ分岐回路、304は第1のダイオード、305は第1の増幅手段、305aは第1の直流バイアス供給回路、306は第1のインピーダンス変換回路、307は3つの入力と1つの出力を持つ合成回路、308は第2のダイオード、309は第2の増幅手段、309aは第2の直流バイアス供給回路、310は第2のインピーダンス変換回路、311は出力端子、312は第3のインピーダンス変換回路、313は第3のダイオード、314は第3の直流遮断回路、315は第4のインピーダンス変換回路、316は負荷切替回路、317は制御回路である。なお、第1、第2の増幅手段305、309は同じ特性をもつもので、増幅手段309は、最大出力に近い出力レベルでのみ動作するものである。

【0054】以上のような構成を有する実施の形態3の電力増幅器は、第1、第2の増幅手段305、309を動作させる第1のモードでは、制御回路317により、第1、第2の増幅手段305、309に、直流バイアス供給回路305a、309aを介して、所望の初期電流が得られるような直流バイアスが供給され、第1、第2の増幅手段305、309の入力側に供給される直流バイアスにより、第1、第2、第3のダイオード304、308、313がオンとなる。

【0055】このとき、分岐回路303の第3のダイオード313が接続された出力から第3のダイオード313側をみたインピーダンスは、その間に第3のインピーダンス変換回路312を介しているため、高インピーダンスに変換される。

【0056】同様に、合成回路307の第3のダイオード313が接続された入力から第3のダイオード313側をみたインピーダンスは、その間に第4のインピーダンス変換回路315を介しているため、高インピーダンスに変換される。

【0057】さらに、第2の増幅手段309の入力側に供給される直流バイアスにより、負荷切替回路316がオンとなり、二つの増幅手段が並列動作する場合の特性を最適化する。

【0058】これにより、入力端子301から入力された信号は、第1、第2の増幅手段305、309で増幅、合成され、出力端子311より出力される。

【0059】第1の増幅手段305のみを動作させる第2のモードでは、制御回路317により、増幅手段305に、直流バイアス供給回路305aを介して、所望の初期電流が得られるような直流バイアスが供給され、増

幅手段305の入力側に供給される直流バイアスにより、第1、第3のダイオード304、313がオンとなる。

【0060】このとき、分岐回路303の第3のダイオード313が接続された出力から第3のダイオード313側をみたインピーダンスは、その間に第3のインピーダンス変換回路312を介しているため、高インピーダンスに変換される。

【0061】同様に、合成回路307の第3のダイオード313が接続された入力から第3のダイオード313側をみたインピーダンスは、その間に第4のインピーダンス変換回路315を介しているため、高インピーダンスに変換される。

【0062】増幅手段309には、直流バイアス供給回路309aを介して、増幅動作を行わないような電圧を供給し、増幅手段309の入力側に供給された直流バイアスにより、第2のダイオード308、負荷切替回路316がオフとなる。

【0063】合成回路307の増幅手段309が接続された入力から増幅手段309側をみたインピーダンスは、その間に第2のインピーダンス変換回路310を介しているため、高インピーダンスに変換される。

【0064】これらにより、入力端子301から入力された信号は、増幅手段305に入力され、増幅手段305で増幅され、出力端子311より出力される。

【0065】最後に、増幅動作を行わない第3のモードでは、制御回路317により、増幅手段305、309に、直流バイアス供給回路305a、309aを介して、増幅動作を行わないような直流バイアスを供給し、増幅手段305、309の入力側に供給される直流バイアスにより、第1、第2、第3のダイオード304、308、313がオフとなる。

【0066】このとき、合成回路307の増幅手段305、309の接続されたそれぞれの入力から、それぞれの増幅手段305、309側をみたインピーダンスは、その間にそれぞれ第1、第2のインピーダンス変換回路306、310を介しているため、高インピーダンスに変換される。

【0067】これにより、入力端子301から入力された信号は、増幅手段305、309をバイパスし、出力端子311より出力される。

【0068】このように、本実施の形態によれば、各増幅手段の特性を同じものとし、動作により負荷を切替えることで、デバイスサイズを小さくして異なる出力での高効率動作が可能となる。さらに最大出力の等しい並列増幅手段数を増やしたり、最大出力の異なる並列増幅手段数を増やすことでも、より細かなステップにおいて、同様の効果が得られるることは明らかである。

【0069】なお、実施の形態1から3における、インピーダンス変換回路の例としては、1/4波長伝送線

路、もしくは集中定数を用いたフィルタがあげられる。またフィルタをハイパスフィルタとしてすることで、直流遮断回路の機能を共有させ、回路を小型化することも可能である。また、各増幅手段の入力に接続されたダイオードを、前置歪み補償回路として動作させることで、より大きな効率改善の効果が得られる。さらに、各増幅手段の直流バイアスを、出力レベルに応じて制御することによっても、効率改善の効果が得られる。

【0070】また、実施の形態3の負荷切替回路の概念図を図4(a)に表す。400は負荷切替回路で、401は高周波入力端子、402は直流遮断回路、403は出力端子、404は高周波スイッチ、405は付加整合素子、406は制御信号で、並列動作時ののみ動作する増幅手段の入力側に供給される直流バイアスである。並列動作時は、制御信号406により、高周波スイッチ406がオンとなり、付加整合素子405が整合に寄与する。並列動作を行わない場合は、高周波スイッチ404はオフしており、付加整合素子405は整合に寄与しない。高周波スイッチ404としては、FET、ダイオードを用いることができ、それぞれの素子を用いた回路構成の例をそれぞれFET、ダイオードの順に図4(b)、(c)に示す。

【0071】(実施の形態4) 図5に本発明の実施の形態4である電力増幅器500のブロック図を示す。図に示すように、電力増幅器500は2段増幅器であり、501は入力端子、502は1前段増幅器、503は終段増幅器、504は出力端子、505は制御回路である。各段増幅器502、503は、実施の形態1から3に示した増幅器のいずれかであり、前段増幅器502の出力と終段増幅器503の入力を接続したものである。

【0072】第4の実施の形態の電力増幅器は、最大出力付近では、制御回路505により、前、後段増幅器502、503それが最も高出力が得られるモードで動作するよう制御され、出力レベルが低下するに従い、制御回路505により、終段増幅器503を低出力のモードで動作するよう制御し、終段増幅器503が増幅動作を行わなくなる出力レベルよりもさらに低下した場合、制御回路505により、前段増幅器502を低出力のモードで動作するよう制御する。

【0073】このように、本実施の形態によれば、多段増幅器に、実施の形態1から3に示す増幅器を多段に直列に接続した構成を用いたことで、より広範囲のダイナミックレンジにおける高効率化が実現できる。

【0074】また、このとき電力増幅器500は同一半導体基板上に形成するようにしておいてもよく、電力増幅器500を構成する増幅器の一部が同一半導体基板上に設けられるようにしておいてもよい。

【0075】なお、実施の形態1から4における制御の方法の例としては、増幅器の入力、もしくは増幅器の出力電力レベルを検知する検知回路を付加し、制御回路は

そのレベルに応じて制御を行う方法が考えられる。

【0076】また、実施の形態1から4の電力増幅器は、いずれも直流遮断回路を備えたものとして説明を行ったが、本発明はこれに限定されるものではなく、増幅回路の入力側の直流バイアスが、出力側の直流バイアスに影響しない回路構成であれば、直流遮断回路は省略した構成としてもよい。例えば、第3のインピーダンス変換回路112や増幅回路の出力側整合回路が入力側の直流バイアスの影響を受けないものであればよい。

【0077】

【発明の効果】以上のように、本発明によれば、増幅手段の直流バイアスの制御で、信号経路の切替も行い、広いダイナミックレンジにおいても高効率な電力増幅器を実現することが可能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態1の構成を示すブロック図

【図2】本発明の実施の形態2の構成を示すブロック図

【図3】本発明の実施の形態3の構成を示すブロック図

【図4】本発明の実施の形態3の負荷切替回路を示すブロック図

【図5】本発明の実施の形態4の電力増幅器の構成を示すブロック図

【図6】従来の電力増幅器の特性を示す図

【図7】従来の電力増幅器の構成を示すブロック図

【符号の説明】

100, 200, 300, 500 電力増幅器

101, 201, 301, 501 入力端子

103, 203, 303 2分岐回路

102, 111, 202, 214, 302, 314, 402 直流遮断回路

104, 110, 204, 208, 213, 304, 308, 313 ダイオード

105, 205, 209, 305, 309 増幅手段

105a, 205a, 209a, 305a, 309a 直流バイアス供給回路

106, 109, 112, 206, 210, 212, 215, 306, 310, 312, 315 インピーダンス変換回路

107, 207, 307 合成回路

108, 211, 311, 504 出力端子

113, 216, 317, 505 制御回路

401 高周波入力端子

403 高周波出力端子

20 404 高周波スイッチ

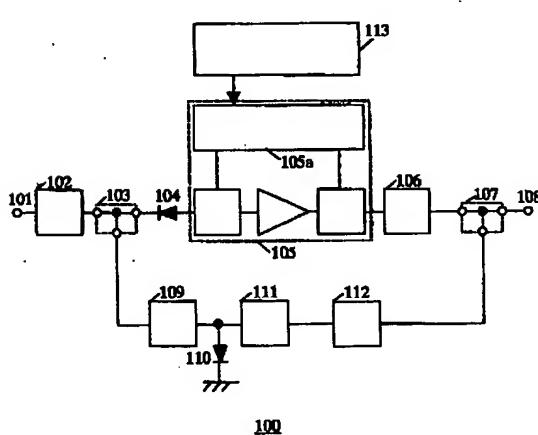
405 付加整合素子

406 制御信号

502 前段増幅器

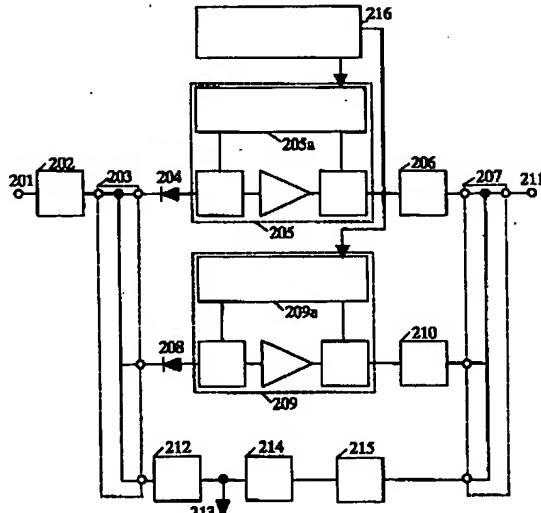
503 後段増幅器

【図1】



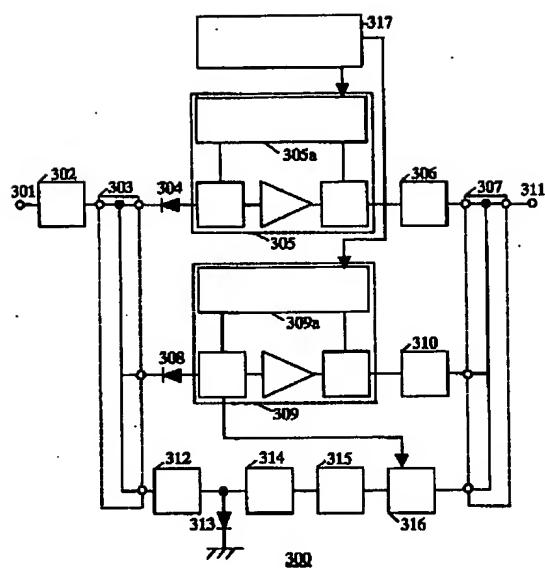
- | | |
|-----------------|--------------------|
| 100:電力増幅器 | 107:合成回路 |
| 101:入力端子 | 108:出力端子 |
| 102:直流遮断回路 | 109:第2のインピーダンス変換回路 |
| 103:2分岐回路 | 110:第2のダイオード |
| 104:ダイオード | 111:第2の直流遮断回路 |
| 105:増幅手段 | 112:第3のインピーダンス変換回路 |
| 105a:直流バイアス供給回路 | 113:制御回路 |
| 106:インピーダンス変換回路 | |

【図2】

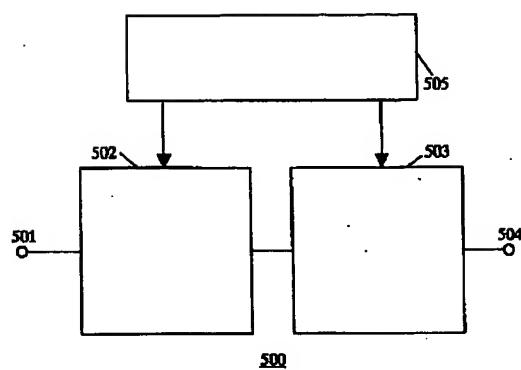


200

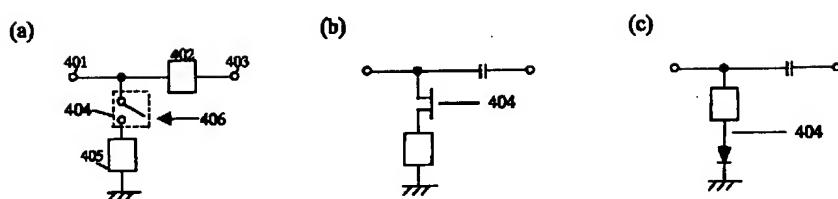
【図3】



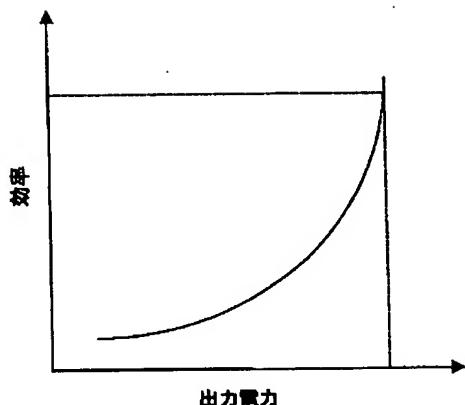
【図5】



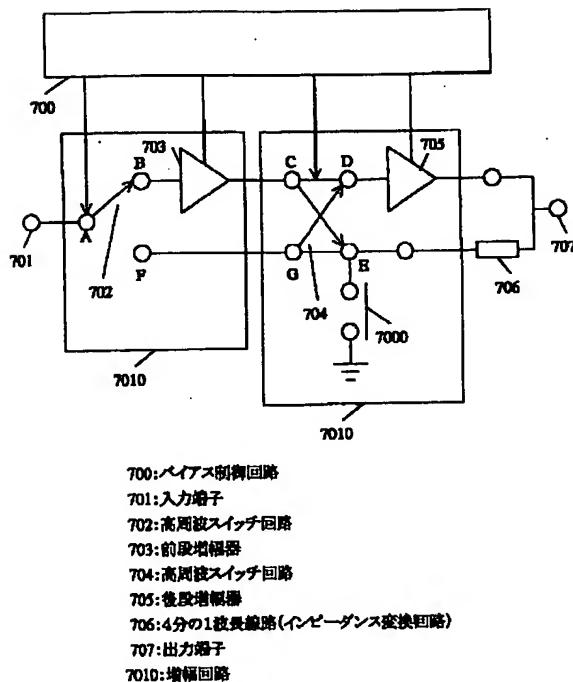
【図4】



【図6】



【図7】



フロントページの続き

(72)発明者 松浦 蔽
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72)発明者 磯野 啓史
神奈川県横浜市港北区綱島東四丁目3番1
号 松下通信工業株式会社内

F ターム(参考) 5J067 AA01 AA04 AA41 AA51 CA36
CA92 FA10 FA18 HA09 HA19
HA29 HA38 HA39 KA00 KA12
KA29 KA42 KA46 KA68 KS01
KS11 LS01 SA14 TA01 TA02
5J069 AA01 AA04 AA41 AA51 CA36
CA92 FA10 FA18 HA09 HA19
HA29 HA38 HA39 KA00 KA12
KA29 KA42 KA46 KA68 SA14
TA01 TA02
5J091 AA01 AA04 AA41 AA51 CA36
CA92 FA10 FA18 HA09 HA19
HA29 HA38 HA39 KA00 KA12
KA29 KA42 KA46 KA68 SA14
TA01 TA02
5J092 AA01 AA04 AA41 AA51 CA36
CA92 FA10 FA18 GR09 HA09
HA19 HA29 HA38 HA39 KA00
KA12 KA29 KA42 KA46 KA68
SA14 TA01 TA02

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
 - IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
 - FADED TEXT OR DRAWING**
 - BLURRED OR ILLEGIBLE TEXT OR DRAWING**
 - SKEWED/SLANTED IMAGES**
 - COLOR OR BLACK AND WHITE PHOTOGRAPHS**
 - GRAY SCALE DOCUMENTS**
 - LINES OR MARKS ON ORIGINAL DOCUMENT**
 - REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
 - OTHER:** _____
-

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.